

Architettura dei Calcolatori

Prova scritta – 16 luglio 2019 – 1h30

PARTE 1 – RISPOSTA SINGOLA - Ogni domanda ha una sola risposta VERA.

- Una risposta esatta fa acquisire il punteggio positivo riportato a fianco della domanda
 - Una risposta errata fa perdere il punteggio negativo riportato a fianco della domanda
 - Una risposta lasciata in bianco viene valutata 0
1. (2, -.5) Che numero decimale rappresenta il numero esadecimale 0x7FC00000 nel formato IEEE 754 a precisione singola? (si ricordi che segno, esponente e mantissa occupano nell'ordine 1, 8 e 23 bit, che l'esponente è polarizzato a 127, e che la notazione è normalizzata)
 - a) 1
 - b) NaN
 - c) -1
 - d) Infinito
 2. (2, -.5) Si consideri un programma con un ciclo for da 9000 iterazioni. Considerando che (i) ciascuna iterazione dura 100 cicli ed è indipendente dalle altre (blocchi da 100 cicli possono eseguire in parallelo); (ii) il programma spende ulteriori 90000 cicli in istruzioni che non possono essere parallelizzate: si calcoli lo speedup ottenibile su un sistema parallelo con 100 cores.
 - a) 1
 - b) 10
 - c) 100
 - d) 5
 3. (2, -.5) Un *branch predictor* cerca di predire il comportamento dei salti durante l'esecuzione del programma. Un predictor a 1 bit sfrutta un buffer (tabella di predizione dei salti) con una sola locazione di memoria, quindi può memorizzare solo lo stato dell'ultimo salto. Si consideri un ciclo che contiene un salto condizionato che viene eseguito nove volte di seguito, ma non la decima volta. Qual è l'accuratezza di questo predittore?
 - a) 80%
 - b) 90%
 - c) 100%
 - d) Nessuna delle precedenti
 4. (2, -.5) Quale delle seguenti affermazioni sulle cache multilivello è corretta?
 - a) Le cache di primo livello sono focalizzate prevalentemente sul tempo di accesso, mentre quelle di secondo livello sono focalizzate sulla frequenza di miss
 - b) Le cache di primo livello sono focalizzate prevalentemente sulla frequenza di miss, mentre quelle di secondo livello sono focalizzate sul tempo di accesso
 - c) Non c'è modo di ridurre le miss obbligate (compulsory)
 - d) Nessuna delle precedenti risposte è corretta

PARTE 2 – (POSSIBILI) RISPOSTE MULTIPLE -
Ogni domanda può avere da una a quattro risposte CORRETTE.

- Ogni risposta esatta viene calcolata: +1
 - Ogni risposta errata viene calcolata: -0.5
 - Una risposta lasciata in bianco viene calcolata: 0
5. Quali operazioni possono isolare un campo (un sottoinsieme di bit contigui) all'interno di una parola doppia?
- a) AND
 - b) XOR
 - c) Una combinazione di shift a sinistra e a destra
 - d) OR
6. Il linguaggio C ha molti costrutti per le decisioni e i cicli, mentre l'assembly RISC-V ne ha pochi perché:
- a) Meno costrutti decisionali rendono il codice facile da leggere e da capire
 - b) Meno costrutti decisionali semplificano il design del livello dell'ISA, che è responsabile dell'esecuzione
 - c) Più costrutti decisionali significano meno linee di codice, il che generalmente riduce il tempo di programmazione
 - d) Nessuna delle precedenti
7. Il numero $(1011\ 1001)_8$ rappresentato come intero unsigned
- a) Rappresenta il numero B9 in esadecimale
 - b) Rappresenta il numero 209201 in esadecimale
 - c) Richiede 24 bit per una rappresentazione binaria
 - d) Nessuna delle precedenti
8. Una cache 16-way set associative da 4kB dove ogni blocco (linea) di cache contiene 16 byte
- a) Contiene 16 set
 - b) Contiene 256 set
 - c) Ogni locazione di memoria può andare in 256 locazioni diverse
 - d) Ogni way è grande 256 byte

PARTE 3 – DOMANDE APERTE

- Una risposta esatta fa acquisire il punteggio positivo riportato a fianco della domanda
- Una risposta errata può eventualmente causare una penalità che dipende dalla gravità dell'errore
- Una risposta lasciata in bianco viene calcolata: 0
- L'eventuale sfioramento del limite di righe o parole (laddove imposto), porterà a una decurtazione di un punto per ogni riga
- SI RICORDA CHE L'UNICO FOGLIO DA CONSEGNARE E' IN CALCE AL COMPITO. QUESTO FOGLIO, PUO' SERVIRE ESCLUSIVAMENTE COME "BRUTTA COPIA". EVENTUALI RISPOSTE SCRITTE IN QUESTO FOGLIO NON VERRANNO PRESE IN CONSIDERAZIONE

9. (5 pt) Tre deviatori (I1, I2, I3) comandano 2 lampade (L1,L2) secondo le seguenti condizioni:
- I1=I2=I3=0; si ha L1=L2=1(accese).
 - I1=0 e I2=I3=1 si ha L2=1, L1=0.
 - I1=I2=0 e I3=1 si ha L2=0, L1=1.
 - I1=I2=I3=1; si ha L2=L1=1
 - In tutti gli altri i casi le lampade devono essere spente.

Si determinino, minimizzandole tramite metodologia di Karnaugh, le funzioni logiche per L1 e L2

$$L1 = I1'I2'+I1I2I3$$

$$L2 = I1'I2'I3'+I2I3$$

10. (5 pt) Si consideri la seguente sequenza di istruzioni, e si supponga che venga eseguita su un'unità di elaborazione dotata di pipeline a cinque stadi.

```
add    x15, x12, x11
ld     x13, 4(x15)
ld     x12, 0(x2)
or     x13, x15, x13
sd     x13, 0(x15)
```

Inserire opportunamente delle NOP per assicurare la corretta esecuzione del codice, supponendo che non ci siano né propagazione né rilevamento degli hazard. Si dica se è possibile riordinare il codice per minimizzare il numero di NOP richieste.

```
add    x15, x12, x11
nop
nop
ld     x13, 4(x15)
ld     x12, 0(x2)
nop
or     x13, x15, x13
nop
nop
sd     x13, 0(x15)
```

Riordinando il codice non si riesce a minimizzare il numero di NOP

11. (5 pt) Tradurre il seguente segmento di codice assembly RISC-V in C. Si supponga che il registro x5 contenga la variabile intera `Ris`, x6 contenga la variabile intera `i` e x10 l'indirizzo base del vettore `MemVett`.

```

    addi x5, x0, 0
    addi x6, x0, 0
    addi x29, x0, 100
CIC: ld  x7, 0(x10)
    add  x5, x5, x7
    addi x10, x10, 8
    addi x6, x6, 1
    blt  x6, x29, CIC
```

```
int Ris = 0;
for (int i=0; i<100; i++)
    Ris += MemVett[i];
```